

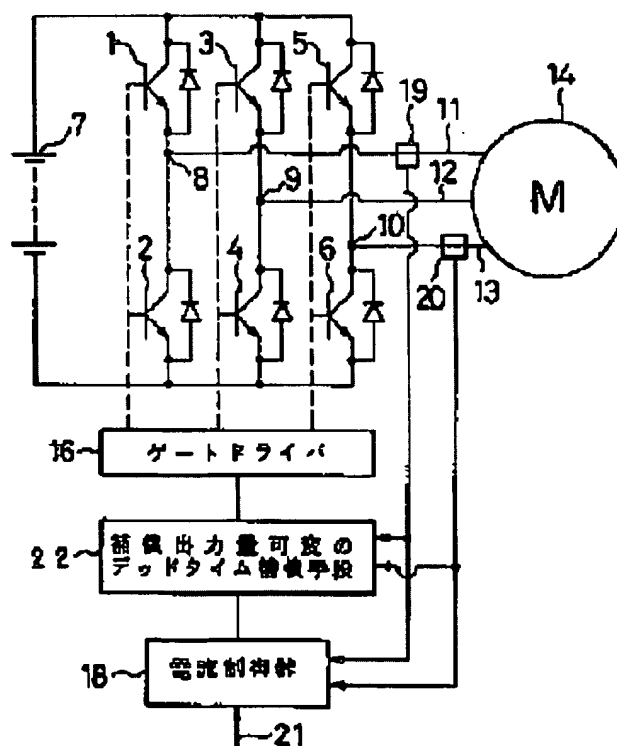
INVERTER EQUIPMENT

Patent number: JP10304675
Publication date: 1998-11-13
Inventor: FUJII SHUICHI; TERASAKI MITSURU; OGURO RYUICHI
Applicant: YASKAWA ELECTRIC CORP
Classification:
 - international: **H02M7/48; H02M7/5387; H02M7/48; H02M7/5387;**
 (IPC1-7): H02M7/48; H02M7/5387
 - european:
Application number: JP19970104656 19970422
Priority number(s): JP19970104656 19970422

Report a data error here

Abstract of JP10304675

PROBLEM TO BE SOLVED: To reduce distortions even though the directions are different between an output current and a current used for correction by providing a dead time compensation means with the quantity of compensation output variable, based on a detected current value of a current detector, thereby shortening a dead time compensation time in a region where the current is small.
SOLUTION: A dead time compensation means 22 and a current controller 18 are arranged at a pre-stage of a gate driver 16, a current command 21 is given to the current detector 18, a comparative arithmetic operation is performed by inputting a feedback value of an output current detected by current detectors 19, 20, and a voltage command is generated and is given to dead time compensation means 22. Then, the dead time compensation means 22 perform the compensation for dead time, when the inverter output current is larger than a predetermined value by the voltage command and, if the output current is less than a predetermined value, the quantity of compensation output is varied depending upon the current value, and the quantity of compensation is made smaller. By doing this, an inverter equipment providing a stable output current in the whole current region can be realized.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-304675

(43) 公開日 平成10年(1998)11月13日

(51) Int.Cl.⁶

H 0 2 M 7/48
7/5387

識別記号

F I

H 0 2 M 7/48
7/5387

M
Z

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平9-104656

(22) 出願日 平成9年(1997)4月22日

(71) 出願人 000006622

株式会社安川電機

福岡県北九州市八幡西区黒崎城石2番1号

(72) 発明者 藤井 秋一

福岡県北九州市八幡西区黒崎城石2番1号

株式会社安川電機内

(72) 発明者 寺崎 満

福岡県北九州市八幡西区黒崎城石2番1号

株式会社安川電機内

(72) 発明者 小黒 龍一

福岡県北九州市八幡西区黒崎城石2番1号

株式会社安川電機内

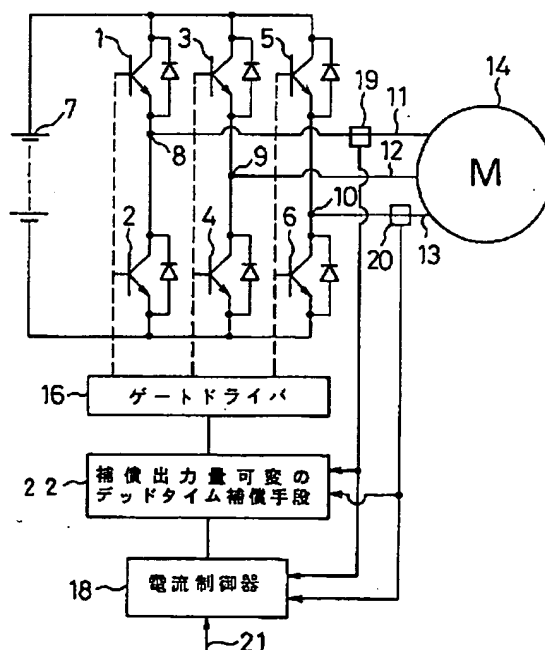
(74) 代理人 弁理士 荻野 平 (外4名)

(54) 【発明の名称】 インバータ装置

(57) 【要約】

【課題】 インバータにおけるデッドタイム補償の場合の出力電流が小さなときに起こりうる出力電流の方向と補正電流との方向のずれに起因する反対方向の補正の影響をできるだけ小さくするようにする。

【解決手段】 スwitching素子(1~6)の上下短絡防止のためのデッドタイムに起因する出力電力波形歪みの補正のために、出力電流の極性に依拠して前記デッドタイムの間の不足電圧を補償出力するデッドタイム補償手段(22)を備えたインバータ装置において、出力電流が小さな領域においては前記補償出力量を可変とするようにしている。



【特許請求の範囲】

【請求項1】 スイッチング素子をブリッジの各上下アームにそれぞれ挿入したインバータ装置であって、該インバータ装置の出力電流を検出する電流検出器と、前記スイッチング素子の上下短絡防止のためのデッドタイムに起因する出力電圧および電流波形の歪みを補償する機能をもつ前記インバータ装置において、前記電流検出器の検出電流値に基づいてその補償出力量を可変とするデッドタイム補償手段をもつことを特徴とするインバータ装置。

【請求項2】 前記インバータ装置において、前記補償出力量は、インバータ出力電流が所定値よりも大きいときは一定であり、所定値よりも小さくなるにしたがって減少させるものである請求項1記載のインバータ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、直流電源を用いて可変電圧電流等の交流出力を得てモータ等の負荷を運転するためのインバータ装置に関するもので、特にそのデッドタイム補償に関する。

【0002】

【従来の技術】近年、普及しているインバータであるPWMインバータ（以後、「インバータ」と言う。）は、インバータブリッジの上アームに挿入されたスイッチング素子および下アームに挿入されたスイッチング素子のいずれか一方がオンであるとき、他方のスイッチング素子はオフとなるように動作する。両素子のオン・オフが切り換わる際には、スイッチング素子の遅延時間のために両素子が共にオンすることが起こって電源短絡が発生する恐れがあるので、これを防止するために必ずいったん両素子ともにオフにする期間（以後、「デッドタイム」と言う。）を設け、その後、次のターンオン順位の素子をオン（いわゆる「オンディレイ」。）させるようにしている。このように短絡防止処理をおこなうために本来の制御しようとした出力電圧波形および電圧値からはずれることを意味する。その結果、モータの電流波形が歪み、振動の発生や効率の低下などの問題を招いている。

【0003】したがって、デッドタイムによる波形歪み、出力電圧の低下、軽負荷時の不安定の問題が生じないような補償をすることが必要となる。このことをデッドタイム補償またはオンディレイ補償と言っている（以下、「デッドタイム補償」と言う。）。

【0004】そのデッドタイム補償の原理を電圧指令が正の場合である図4を用いて説明する。図4において、キャリア信号aと電圧指令bとから、PWMの指令波形cが形成される。この指令波形cに同期させてスイッチング素子を点弧制御するのが理想的であるが、実際にはスイッチング素子の動作に遅延時間があるために、スイ

ッチング素子を理想通り点弧制御したのではインバータブリッジの上アームと下アームに直列に挿入されたスイッチング素子が遅延時間のために両方ともオンになる状態が発生してその結果電源短絡が生じてしまう。そのため、図4の上側スイッチング素子の点弧特性曲線を示すdのように、指令波形cの点弧指令（立ち上がりエッジ）よりも Δt だけオフ時間を延長した後にようやく点弧させることが必要となる。一方、下側のスイッチング素子は点弧特性曲線eに示すように指令波形cの点弧指令（立ち下がりエッジ）よりも Δt だけ遅れて点弧される。両曲線d、eの合成波形fがインバータ装置の出力波形であるが、上下のスイッチング素子がオフの時間帯は制御不能であり、この部分の状態は還流電流によって決定される。インバータ装置の出力電流の極性が正の場合、出力波形fの上下のスイッチング素子がオフである部分は還流電流の影響を受けてg曲線のようになる。同様に、インバータ装置の出力電流の極性が負の場合は、還流電流の影響を受けてh曲線のようになる。

【0005】したがって、元の指令波形cを実現するためには、インバータ装置の出力電流が正の場合には、指令波形cの立ち上がりをデッドタイム分 Δt だけ早く立ちあげ、出力電流の極性が負の場合は指令波形cの立ち下がり Δt だけ早めれば良いことになる。したがって、インバータからモータに出力するモータ電流の極性を検出して、その検出した極性に基づいてPWM信号のデューティを増加させたり減少させたりすればよい。

【0006】図6はこのように処理する従来のデッドタイム補償手段付きインバータ装置の回路構成図であり、図5はそのデッドタイム補償のフローチャートを示している。図6において、U相用の上側スイッチング素子1と下側スイッチング素子2、V相用の上側スイッチング素子3と下側スイッチング素子4、並びにW相用の上側スイッチング素子5と下側スイッチング素子6とは、それぞれエミッタ、コレクタ回路が直列接続されて直流電源7に接続されている。各相の上下のスイッチング素子の接続点8、9、10からは、それぞれU相出力線11、V相出力線12、ならびにW相出力線13が引き出されている。各相の出力線は、モータ14に接続されて、モータ14を負荷とする例として示されている。各スイッチング素子（1～6）はゲートドライバ16により点弧制御される。ゲートドライバ16の前段にデッドタイム補償手段17と電流制御器18が設けられ、この両者はU相に設けた電流検出器19とW相に設けた電流検出器20とから出力電流値や極性の情報が入力される。そこでこの回路において、電流指令21を電流制御器18に与えると、電流制御器18は電流検出器19、20で検出した出力電流のフィードバック値を入力して比較演算を行い、制御指令Vをデッドタイム補償手段17に送る。デッドタイム補償手段17では、図5のフローチャートで示すデッドタイム補償を行う。

【0007】そこで図5を用いて従来のデッドタイム補償の手法を説明する。まず、インバータ装置の出力電流 I の極性を電流検出器19と20とから検出する。そして、出力電流 I の極性が正か負かを調べて、出力電流 I の極性が正($I \geq 0$?がYes)の場合(すなわち、インバータ装置からモータ14側へ電流が流れている場合)は電圧指令の立上りをデッドタイム分の補償出力量 Δt だけ早く立ち上げ、負($I \geq 0$?がNo)の場合は所定の電圧指令の立下りを Δt だけ早く立ち下げて、出力電流の歪みを補償している。このようにして、デッドタイム補償を行なう補償出力量 Δt だけ早く立ち上げたり(出力電流 I の極性が正の場合)または早く立ち下げた(出力電流 I の極性が負の場合)信号をゲートドライバ16に渡し、ゲートドライバ16はこれに応じた点弧信号を各スイッチング素子1、2、3、4、5、6のゲートに与え歪みの無い所望の電流値を出力させる。以上のように、従来技術ではインバータ装置の出力電流 I の極性を検出し、その電流の方向により電圧指令を補償出力量 Δt だけ早く立ち上げたり、あるいは立ち下げたりしていた。

【0008】

【発明が解決しようとする課題】ところが、このような従来装置において、インバータ装置の出力電流が小さな場合に、電流検出器の性能・電流波形のわずかな変動・外部ノイズ・その他の要因により、出力電流の方向と補正に用いる電流との方向がずれる場合があり、このような場合、従来技術では反対の方向に補正してしまい、出力電流波形を更に歪ませてしまうという問題があった。そこで本発明は、出力電流が小さな領域においてこのような悪影響を及ぼさないようなデッドタイムの補償をしたインバータ装置を提供することを目的とする。

【0009】

【課題を解決するための手段】上記の目的を達成するために、本発明によると、スイッチング素子をブリッジの各上下アームにそれぞれ挿入したインバータ装置であって、該インバータ装置の出力電流を検出する電流検出器と、前記スイッチング素子の上下短絡防止のためのデッドタイムに起因する出力電圧および電流波形の歪みを補償する機能をもつ前記インバータ装置において、前記電流検出器の検出電流値に基づいてその補償出力量を可変とするデッドタイム補償手段をもつようにしている。具体的には、この補償出力量は、インバータ出力電流が所定値よりも大きいときは一定であり、所定値よりも小さくなるにしたがって減少させるものである。このように本発明によれば、インバータ出力電流が所定値よりも大きな場合には、従来と同様なデッドタイムの補償を行うが、出力電流が所定値(補償電流値 I_{comp})以下の場合には、補償出力量を電流値に応じて可変となして補正量を小さくしたのでデッドタイムの補正時間を短くし、それによってインバータ出力電流と補正に用いる電

流との方向が異なっていた場合でも、歪みの小さい電流を出力することができる。

【0010】

【発明の実施の形態】図1は本発明の一実施例によるインバータ装置の回路構成を示す。図1において、従来回路である図6と同じ部品には同一符号が用いられている。したがって両図を比べると分かるように、従来回路である図6とはデッドタイム補償手段17が補償出力量可変のデッドタイム補償手段22となっている点が本発明では異なっている。すなわち、U相用の上側スイッチング素子1と下側スイッチング素子2、V相用の上側スイッチング素子3と下側スイッチング素子4、並びにW相用の上側スイッチング素子5と下側スイッチング素子6とは、それぞれエミッタ、コレクタ回路が直列接続されて直流電源7に接続されている。各相の上下のスイッチング素子の接続点8、9、10からは、それぞれU相出力線11、V相出力線12、ならびにW相出力線13が引き出されている。各相の出力線はモータ14に接続されて、モータ14を負荷とする例として示されている。各スイッチング素子のベース電極はゲートドライバ16に接続されて、点弧制御される。ゲートドライバ16の前段に補償出力量可変のデッドタイム補償手段22と電流制御器18が設けられ、この両者はU相に設けた電流検出器19とW相に設けた電流検出器20とから出力電流値や極性あるいは相間電流などの情報を入力する。電流指令21を与えると、電流制御器18は電流検出器19、20で検出した出力電流のフィードバック値を入力して比較演算を行い、電圧指令を発生させて補償出力量可変のデッドタイム補償手段22に与える。するとこの補償出力量可変のデッドタイム補償手段22は図2のフローチャートで示すデッドタイム補償を行う。

【0011】すなわち、図2において、インバータの出力電流の絶対値が補償電流値 I_{comp} よりも大きい小さいかを調べ、インバータの出力電流の絶対値の方が大きい場合は、補償出力量 $\Delta t'$ は、

$$\text{補償出力量 } \Delta t' = \Delta t$$

の一定値で制御する。しかしながら、出力電流の絶対値 $|I|$ が補償電流値 I_{comp} よりも小さい場合は、補償出力量 $\Delta t'$ は、

$$\text{補償出力量 } \Delta t' = \Delta t \times |I| / I_{comp}$$

として、出力電流 I の値に応じて可変とし、 Δt よりも小さな値とする。

【0012】そして、次にインバータ装置の出力電流 I の極性を検出して、正($I \geq 0$?がYes)の場合は指令の立ち上りを $\Delta t'$ 早く立ち上げ、負($I \geq 0$?がNo)の場合は指令の立ち下りを $\Delta t'$ 早く立ち下げて出力電流の歪みを補償している。かくして出力電流の小さな場合は、補償出力量 $\Delta t'$ を小さくしているので、電流の方向がずれたとしても、電流歪みを小さく押さえることが出来る。

【0013】図2において、インバータの出力電流は相電流を用いているが、三相平均値電流を用いても良い。三相平均値電流の場合、例えば、インバータの出力電流 i_u 、 i_w とを用いて3相-2相変換した i_α 、 i_β を求め、それぞれの2乗の和の平方根を用いる。

【0014】補償出力量可変パターン並びに補償電流値 I_{comp} は、電流検出器の精度、スイッチング素子の特性、および負荷の特性によって決定し、特に、ノイズが大きな場合は、 I_{comp} の値を大きく設定した方がよい。

【0015】次に、補償出力量可変パターンの一例を図3(a)、(b)、(c)に示す。図3(a)は、補償電流値 I_{comp} と0の間に補償出力量 $\Delta t'$ を Δt と0の間で変化させる例であり、図3(b)は、補償電流値 I_{comp} 以下の一定値以下の電流域では補償出力量 $\Delta t' = 0$ とする例であり、図3(c)は、補償出力量 $\Delta t'$ の変化量を小さくした例を示している。この実施例では、直線状に変化する例を示したが、曲線状或は不規則に変化するものであっても良い。

【0016】これらの補償出力量可変パターンは、メモリに記録して、補償出力量可変のデッドタイム補償手段22内に内蔵させて、マイクロプロセッサの指令に応じて読み出せるようにしておくことと便利である。又、これらの可変パターンは負荷に応じてプラグイン式などにより着脱可能にしておくことも出来る。

【0017】

【発明の効果】以上の通り、本発明によれば、スイッチング素子の上下短絡防止のためのデッドタイムに起因する出力電流波形歪みの補正のために、出力電流の極性に応じて前記デッドタイムの間の不足電圧を補償出力する手段を備えたインバータ装置において、出力電流が小さな領域においては前記補償出力量を可変とする手段を設けるものであるので、電流の小さな領域では、デッドタ

イム補正時間が短くなり、出力電流と補正に用いる電流とが方向が異なる場合でも歪みを小さく押さえることができるので、全電流域で安定した出力電流のインバータ装置を提供できる効果が得られる。

【図面の簡単な説明】

【図1】本発明による補償出力量可変のデッドタイム補償手段付きインバータ装置の回路構成図。

【図2】本発明による装置の動作を説明するフローチャート。

【図3】本発明による補償出力可変パターンの特性図であり、(a)は $\Delta t \sim 0$ 可変タイプ、(b)は一定電流以下補償なしタイプ、(c)は補償変化量の小さいタイプをそれぞれ示す。

【図4】電圧指令が正の場合のデッドタイム補償手段の原理を説明する線図。

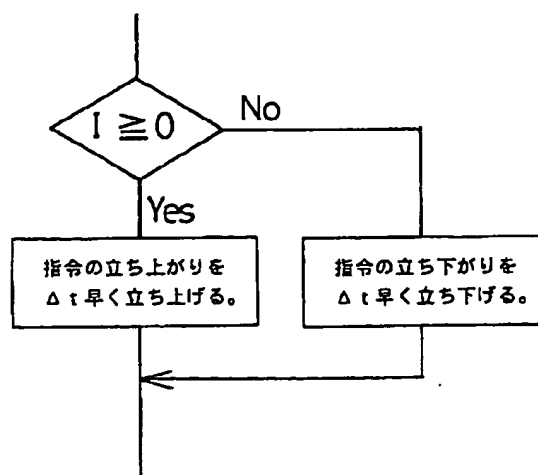
【図5】従来装置の動作を説明するフローチャート。

【図6】従来のデッドタイム補償手段付きインバータ装置の回路構成図である。

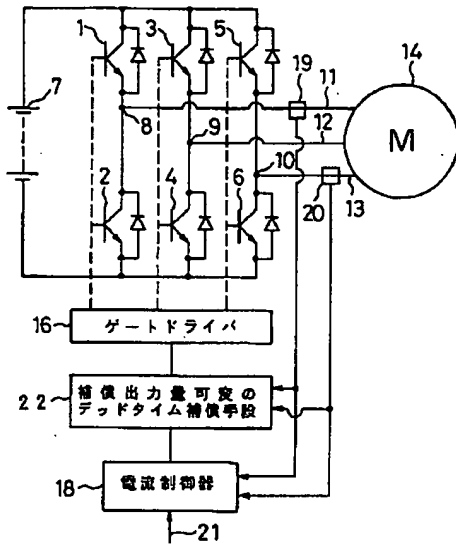
【符号の説明】

- 1、3、5 上側スイッチング素子
- 2、4、6 下側スイッチング素子
- 7 直流電源
- 11 U相出力線
- 12 V相出力線
- 13 W相出力線
- 14 モータ
- 16 ゲートドライバ
- 17 デッドタイム補償手段
- 18 電流制御器
- 19 電流検出器
- 20 電流検出器
- 21 電流指令
- 22 補償出力量可変のデッドタイム補償手段

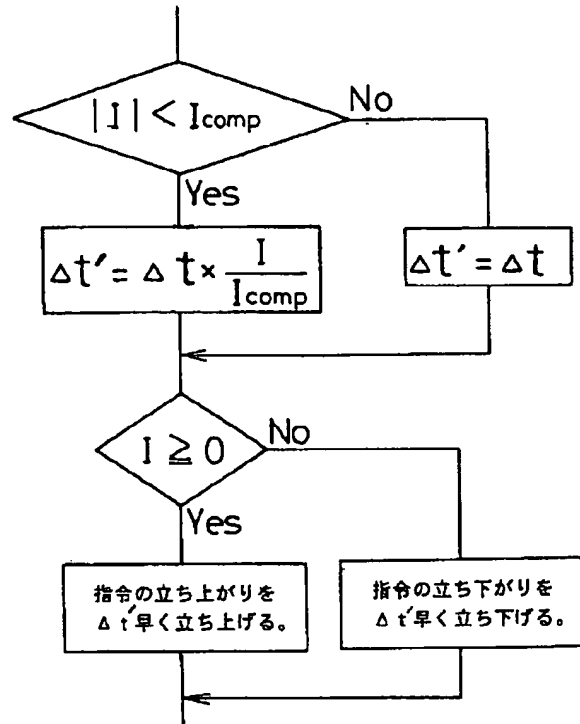
【図5】



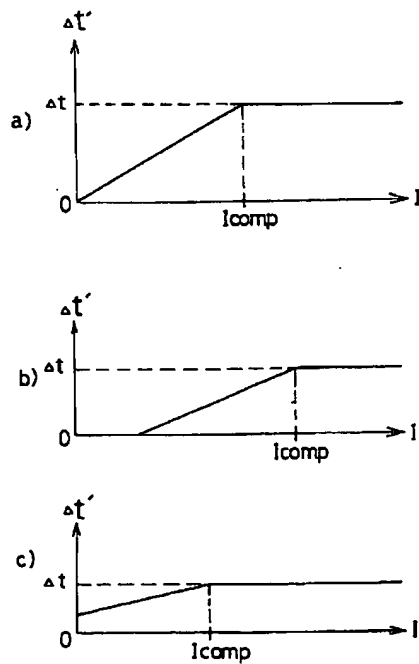
【図1】



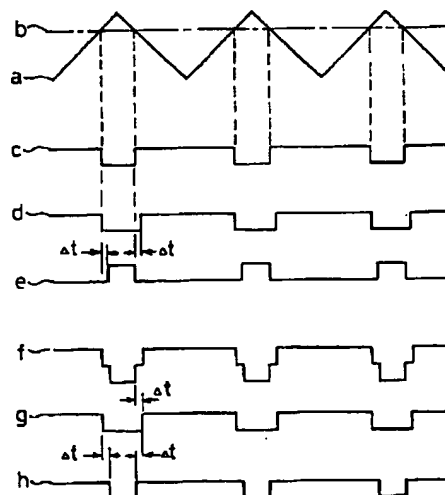
【図2】



【図3】



【図4】



【図6】

